

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 01025586  
PUBLICATION DATE : 27-01-89

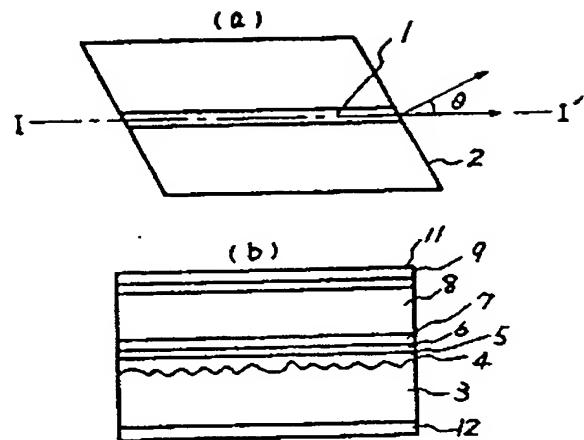
APPLICATION DATE : 22-07-87  
APPLICATION NUMBER : 62181117

APPLICANT : HITACHI LTD;

INVENTOR : KAYANE NAOKI;

INT.CL. : H01S 3/18

TITLE : PHOTO-SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To form a photo-semiconductor device of which edge surface reflectance is decreased by slanting the edge surface to form an oblique angle to the direction of stripes.

CONSTITUTION: A diffraction grating 4 having a cycle of 238nm and a height of 30nm is formed on an InP substrate 3. The diffraction grating 4 is a so-called phase shift diffraction grating whose cycle of recess and projection is reversed at the center of the device, and is shaped by electron beam exposure. Then InGaAsP guide layer 5, InGaAsP active layer 6, InGaAsP buffer layer 7, P-type InP layer 8 and P-type InGaAsP cap layer 9 are formed successively in multi-layer structure by liquid phase epitaxial method. After this, SiO<sub>2</sub> coating 10 is accumulated onto the surface of the cap layer 9 and the stripe region is selectively eliminated. Then vaporization is conducted to form Au/Cr electrode 11 on the surface and Au/Ga/Ni electrode 12 on the back surface. Au and SiO<sub>2</sub> are eliminated using resist as a protective coat then layers of InP and InGaAsP 3~9 are removed by use of reactive ion beam which contains bromine to form a slanting edge surface 2. It is possible thereby to control a reflectance to less than 0.5% by selecting the angle θ to more than 5°.

COPYRIGHT: (C)1989,JPO&Japio

## ⑯ 公開特許公報 (A)

昭64-25586

⑯ Int.Cl.<sup>4</sup>  
H 01 S 3/18識別記号  
厅内整理番号  
7377-5F

⑯ 公開 昭和64年(1989)1月27日

審査請求 未請求 発明の数 1 (全3頁)

⑯ 発明の名称 光半導体素子

⑯ 特願 昭62-181117

⑯ 出願 昭62(1987)7月22日

⑯ 発明者 辻 伸二 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑯ 発明者 岡 井 誠 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑯ 発明者 茅 根 直樹 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑯ 出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑯ 代理人 弁理士 小川 勝男 外1名

## 明細書

## 1. 発明の名称

光半導体素子

## 2. 特許請求の範囲

1. 光電界の及ぶ範囲に周期的な屈折率の変化が生じた素子において、その導波路形状がストライプ状をなしており、その少なくとも一端面がストライプ方向に対し斜角となることを特徴とする光半導体素子。

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

本発明は光通信用の半導体レーザ、光増幅器等に用いられる光半導体素子に関する。

## 〔従来の技術〕

従来、分布帰還型構造における端面反射率を低減する方法としては、端面を屈折率のほぼ等しい結晶材料で埋め込んだ窓構造が特開昭58-105586号に述べられている。

特にスリット型DFBレーザ構造における端面反射率制御の必要性は、昭和60年度電子通

信学会、半導体・材料部門全国大会講演論文集、分冊1, 第124頁において論じられている。

## 〔発明が解決しようとする問題点〕

上記従来技術は窓構造の存在のために光ファイバなど外部導波路との結合損失が大きいという問題があつた。本発明は上記問題点を回避しつつ、端面の反射率を低下させた光半導体素子を提供することを目的としてなされたものである。

## 〔問題点を解決するための手段〕

上記目的は、素子の端面方向をストライプ方向に対して斜角をなすように構成することにより達成される。

## 〔作用〕

導波路に閉じ込められた光のモードの端面における各位相が反転するようになれば、導波路に結合する反射波は存在しなくなり、反射率を0とすることが出来る。ストライプの幅をW、光閉じ込め率をΓ、周期をΛとすると、この角度θは

$$\theta \approx \tan^{-1} \left( \frac{\Lambda / 2}{W / \Gamma} \right)$$

である。

発振波長  $1.55 \mu\text{m}$  の DFB レーザでは  $\Lambda = 238 \text{ nm}$ 、  $W = 1 \mu\text{m}$ 、  $\Gamma = 0.8$  となるため、  $\theta = 5.4$  度となる。

#### 【実施例】

以下、本発明の実施例を第1図、第2図により説明する。第1図 (a) は第1の実施例の上面図を示す。光導波路となるストライプ1が端面2と角度となした構造であり、以下の手順により作製した。次に、InP 基板3上に、周期  $238 \text{ nm}$ 、高さ  $30 \text{ nm}$  の回折格子4を形成した。この回折格子4は、素子の中央部で凹凸の周期が反転した、いわゆる位相シフト型回折格子であり、電子ビーム露光法により作製した。次いで液相エピタキシャル法により、InGaAsP ガイド層5 ( $\lambda_s \sim 1.3 \mu\text{m}$ 、  $0.1 \mu\text{m}$  厚)、InGaAsP 活性層6 ( $\lambda_s \sim 1.55 \mu\text{m}$ 、  $0.1 \mu\text{m}$  厚)、InGaAsP パッフ

ア層7 ( $\mu_s \sim 1.3 \mu\text{m}$ 、  $0.1 \mu\text{m}$  厚)、P

型InP層8 ( $3 \mu\text{m}$  厚、キヤリア濃度  $1 \times 10^{18} \text{ cm}^{-3}$ )、P型InGaAsP キヤシップ層9 ( $\lambda_s \sim 1.15 \mu\text{m}$ 、  $0.2 \mu\text{m}$  厚、キヤリア濃度  $1 \times 10^{18} \text{ cm}^{-3}$ )を連続的に形成し多層構造を得た。次いで  $\text{SiO}_2$  膜10をCVD法によりキヤシップ層9の表面に堆積し、ストライプ部のみを選択的に除去した後、表面にAu/Cr電極11裏面にAu/Ga/Ni電極12を蒸着法により形成した第1図(b)。

この後、レジストを保護膜としてイオンミリング法によりAu、 $\text{SiO}_2$ を除去し、次いで臭素を含む反応性イオンビームを用いてInP、InGaAsP の各層、3~9を除去し、斜角端面2を形成した。角度  $\theta$ を  $5^\circ$  以上に選ぶことにより反射率は  $0.5\%$  以下におさえることが出来た。しきい値における発振スペクトルを観測したところ、発振は回折格子の周期で定まるプラグ波長と完全に一致することがわかり、反射率低下の効果を確認した。

第2図に第2の実施例を示す。本実施例では第

1の実施例と同様な多層構造を得た後、表面から基板に到るまで周囲を掘り込んだメサストライプを形成した。この後除去部に半絶縁性InP結晶14を埋め込んで、いわゆる埋め込みヘテロ構造とした第2図(b)。この後第1の実施例と同様なプロセスを経て片端面のみが斜角をなす素子構造を得た第2図(a)。他端面は劈開法で作製しマウント上にポンディングした。ポンディングした状態で電流を流し、発光スペクトルを観察しながら劈開面上にチップ化シリコン無反射膜15をイーシーアール(SCR)法で形成した。しきい値以下のスペクトルをモニターし、発振モードがプラグ波長に一致する点に膜厚を制御した。

本実施例においては劈開面側を光の出力方向とすることにより、ストライプ軸方向に光が取り出され、光ファイバとの結合において、さらに有効であつた。また、光ファイバより逆に光を導入してその光増幅特性を評価した。素子は発振しきい値の  $0.9$  倍にバイアスした。入力光の波長に依存して出力光出力が変動し、入力光波長がプラグ

波長と一致する点で  $15 \text{ dB}$  の光増幅が観察された。

#### 【発明の効果】

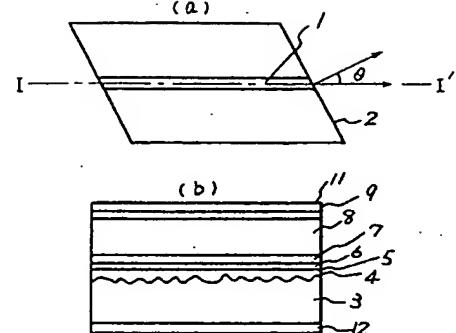
本発明によれば、端面の反射率を  $0.5\%$  以下に制御できるため、DFB レーザの発振モード及び光増幅器の増幅波長を安定化できるという効果がある。

#### 4. 図面の簡単な説明

第1図(a)は本発明の一実施例の上面図、(b)は(a)図のI~I'線縦断面図、第2図(a)は他の実施例の上面図、(b)は(a)図のII~II'線横断面図を示す。

代理人 弁理士 小川勝男

第 1 図



第 2 図

